

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-031225

(43)Date of publication of application : 28.01.2000

(51)Int.CI.

H01L 21/66  
G01N 1/28  
H01L 21/76  
// G01N 21/88

(21)Application number : 10-214793

(71)Applicant : SUMITOMO METAL IND LTD

(22)Date of filing : 13.07.1998

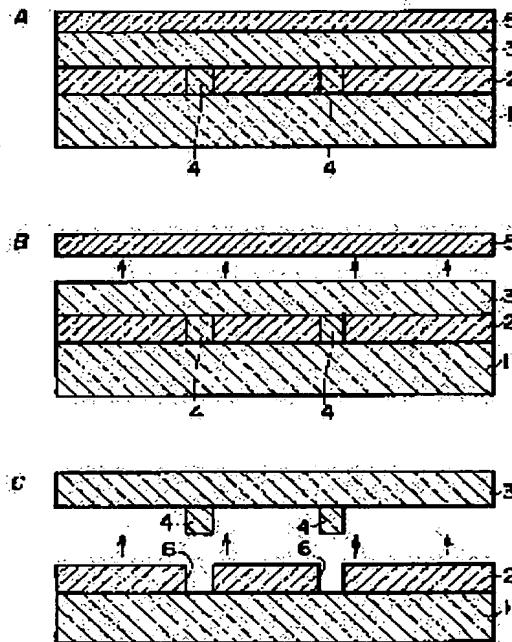
(72)Inventor : KOIKE YASUO  
TSUDA SHUHEI  
OKUMURA NOBUO

## (54) DEFECT EVALUATION OF SEMICONDUCTOR SUBSTRATE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide the defect evaluation of semiconductor substrate capable of easily evaluating the pin hole defect distribution in a wide range on the whole surface of the substrate by detecting the pin hole defect in an embedded oxide film formed inside the substrate using SIMOX(separation by implanted oxygen) process.

**SOLUTION:** The pin hole defects 4 themselves are the silicon status wherein embedded oxide film is not formed of oxygen not implanted with ions. At this time, a thermal oxide film 5 is removed using HF solution and then etched away using TMAH solution so that the regions not formed of a surface silicon active film 3 and an embedded oxide film 2 may be etched away to make etch pits 6 thereby making it possible to observe the etch pits 6 as pin hole defects.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-31225

(P2000-31225A)

(43)公開日 平成12年1月28日 (2000.1.28)

(51)Int.Cl.<sup>7</sup>  
H 01 L 21/66  
G 01 N 1/28  
H 01 L 21/76  
// G 01 N 21/88

識別記号

F I  
H 01 L 21/66  
G 01 N 21/88  
1/28  
H 01 L 21/76

テマコード(参考)  
L 2 G 0 5 1  
E 4 M 1 0 6  
N 5 F 0 3 2  
R

審査請求 未請求 請求項の数4 FD (全6頁)

(21)出願番号 特願平10-214793

(22)出願日 平成10年7月13日 (1998.7.13)

(71)出願人 000002118  
住友金属工業株式会社  
大阪府大阪市中央区北浜4丁目5番33号  
(72)発明者 小池 康夫  
佐賀県杵島郡江北町大字上小田2201番地  
住友シチックス株式会社内  
(72)発明者 津田 修平  
佐賀県杵島郡江北町大字上小田2201番地  
住友シチックス株式会社内  
(74)代理人 100073900  
弁理士 押田 良久

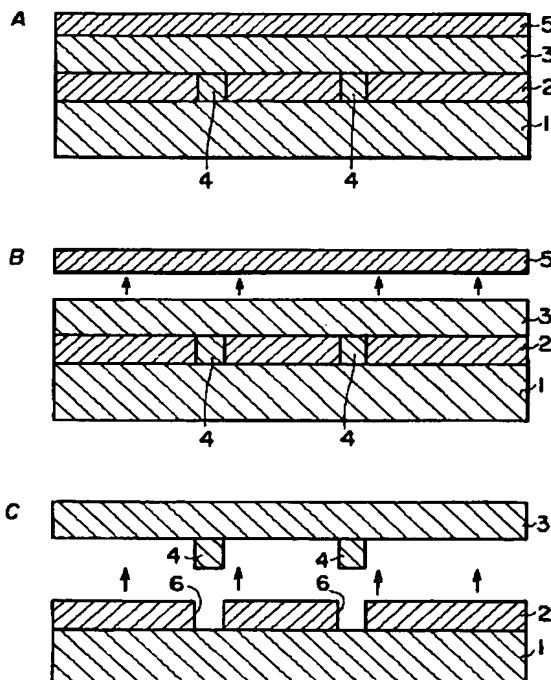
最終頁に続く

(54)【発明の名称】 半導体基板の欠陥評価方法

(57)【要約】

【課題】 SIMOX法により基板内部に形成された埋め込み酸化膜中のピンホール欠陥を検出し、基板全面の広範囲のピンホール欠陥分布を簡便に評価することができる半導体基板の欠陥評価方法の提供。

【解決手段】 ピンホール欠陥4自体は、酸素がイオン注入されずに埋め込み酸化膜が形成されていないシリコン状態にあるものであり、HF液を用いて熱酸化膜5を除去し、TMAH液を用いてエッチャリングを行うことで、表面シリコン活性層3と埋め込み酸化膜2が形成されていない領域がエッチャリングされ、エッチピット6となり、これをピンホール欠陥として観察することができる。



## 【特許請求の範囲】

【請求項1】 酸素イオン注入と高温アニールによりシリコン基板内部に埋め込み酸化膜を形成させた基板における、埋め込み酸化膜中に生成したピンホール欠陥を検知してこれを評価する半導体基板の欠陥評価方法において、基板表面の熱酸化膜を除去する工程、次に基板表面のシリコン層とピンホール欠陥のシリコン部分をエッティング除去する工程、その後に前記エッティングで生じたエッチピットを検出する工程とからなる半導体基板の欠陥評価方法。

【請求項2】 請求項1において、熱酸化膜を除去する工程にHF液を用い、シリコンのエッティング液に、シリコンに対するエッティングレートが速くかつ酸化膜に対するエッティングレートの遅いエッティング液を用いる半導体基板の欠陥評価方法。

【請求項3】 請求項2において、シリコンのエッティング液として、アルカリ溶液を用い、エッティング処理を行う半導体基板の欠陥評価方法。

【請求項4】 請求項2において、シリコンのエッティング液として、水酸化テトラメチルアンモニウム液を行い、液濃度が2～15%、液温度が50℃～80℃でエッティング処理を行う半導体基板の欠陥評価方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 この発明は、イオン注入法によりシリコン基板内部に埋め込み酸化膜を形成する方法によって得られた半導体基板の評価方法に係り、シリコンに対するエッティングレートが速いエッティング液を用いて、イオン注入時に酸素が注入されずに埋め込み酸化膜中に形成されたピンホール欠陥に起因するエッチピットを生成させ、これを検出することにより、ピンホール欠陥を容易にかつ正確に検知できる半導体基板の欠陥評価方法に関する。

## 【0002】

【従来の技術】 シリコン基板上に形成した酸化膜絶縁層の上に、さらに高品質な単結晶シリコン層を均一に形成したSOI (Silicon On Insulator) 構造を有するウェーハは素子間分離を非常に容易にするため、デバイスの高集積化、低消費電力化、高速化が期待でき、一部では実用化が進んでいる。

【0003】 SOI基板を製造する方法としては種々提案されているが、代表的なSOI基板としては、貼り合わせSOI基板とSIMOX (Separation by Implanted Oxygen) 基板がある。

【0004】 貼り合わせ方法は、SOI活性層となるボンドウェーハを熱酸化し、酸化膜のないベースウェーハと室温で貼り合わせた後、結合強度を高めるため結合アニールを酸化雰囲気で行い、その後、ボンドウェーハを研削研磨により薄膜化することにより作製している。

【0005】 SIMOX基板は、シリコン基板中に酸素

をイオン注入して、シリコン基板中に埋め込み酸化膜を形成する工程と、結晶性回復のための1300℃以上の高温アニール工程からなる方法（以下、SIMOX法という）により作製している。

【0006】 ところが、SIMOX法で形成されたシリコン基板において、イオン注入時にシリコン基板表面に付着していたパーティクルなどの影響で酸素が注入されず、埋め込み酸化膜が形成されない部分が発生することがある。以下、この酸化膜が形成されない部分をピンホール欠陥という。

【0007】 本来、活性層である表面シリコン層と基板シリコンは埋め込み酸化膜を形成することで電気的に分離されているが、ピンホール欠陥が存在することで通電する部分が発生する場合があり、SIMOX基板にデバイスを作成する場合、デバイスの歩留りを低下させる原因の一つとしてあげられる。

## 【0008】

【発明が解決しようとする課題】 従って、製造に際して、このようなピンホール欠陥の発生を極力抑制することが必要であり、また、ピンホール欠陥の検出、評価方法の検討がSIMOX技術開発の上で重要な課題の一つである。

【0009】 ピンホール欠陥の検出、評価方法としては、SIMOX基板表面にCuSO<sub>4</sub>溶液を染み込ませた濾紙を密着させ、その上下に電極となるCuプレートを置き、電圧を印加することで埋め込み酸化膜中にピンホール欠陥が存在している場合は、その部分のみ電荷の移動が起こることから、濾紙上での電気分解により、濾紙上にCuの析出が生じ、その析出物密度よりピンホール欠陥の密度を求める方法が提案されている。

【0010】 また、SIMOX基板表面に電極を取り付けてバイアスを印加し、ウェーハ内部に電場を発生させ、そこに粒子線や光線を照射して基板内部にキャリアを注入することで、埋め込み酸化膜中にピンホール欠陥が存在する場合は、活性層と基板シリコンが通電しているため、キャリアの多くは電極に到達し外部信号として取り出され、そのキャリアの捕集量を調べることで埋め込み酸化膜中のピンホール欠陥密度を求める方法が提案（特開平6-338550）されている。

【0011】 いずれの方法も、ピンホール欠陥を評価するまでの準備に多大の時間を要し、基板全面の情報を容易に評価することができないものであった。

【0012】 この発明は、SIMOX法により基板内部に形成された埋め込み酸化膜中のピンホール欠陥を検出し、基板全面の広範囲のピンホール欠陥分布を簡便に評価することが可能な半導体基板の欠陥評価方法の提供を目的とする。

## 【0013】

【課題を解決するための手段】 発明者らは、埋め込み酸化膜中のピンホール欠陥の検出が容易にできる方法を目

的に種々検討した結果、例えばHF液を用いて熱酸化膜を除去した後、シリコンに対するエッティングレートが速くかつ酸化膜に対するエッティングレートの遅いエッティング液を用いることにより、容易に基板表層のシリコン層とピンホール欠陥のシリコン部分をエッティング除去でき、その後当該ピンホール欠陥に起因するエッチピットを検出することで基板全面の広範囲のピンホール欠陥分布を簡便に評価できることを知見し、この発明を完成した。

【0014】すなわち、この発明は、酸素イオン注入と高温アニールによりシリコン基板内部に埋め込み酸化膜を形成させた基板における、埋め込み酸化膜中に生成したピンホール欠陥を検知してこれを評価する半導体基板の欠陥評価方法において、基板表面の熱酸化膜を除去する工程、次に基板表層のシリコン層とピンホール欠陥のシリコン部分をエッティング除去する工程、その後に前記エッティングで生じたエッチピットを検出する工程とからなる半導体基板の欠陥評価方法である。

【0015】また、この発明は、上記構成の半導体基板の欠陥評価方法において、

- a) 热酸化膜を除去する工程にHF液を用い、シリコンのエッティング液に、シリコンに対するエッティングレートが速くかつ酸化膜に対するエッティングレートの遅いエッティング液を用いる方法、
- b) シリコンのエッティング液として、アルカリ液を用い、エッティング処理を行う方法、
- c) シリコンのエッティング液として、水酸化テトラメチルアンモニウム液を用い、液濃度が2~15%、液温度が50℃~80℃でエッティング処理を行う方法、の各方法を併せて提案するものである。

【0016】

【発明の実施の形態】ピンホール欠陥を有するSIMOX基板は、図1Aに示すように、シリコン基板1中に酸素をイオン注入して、シリコン基板1中に埋め込み酸化膜2を形成された後、結晶性回復のための1300℃以上の酸化性雰囲気での高温アニールを施されて完成し、表面シリコン活性層3の上に熱酸化膜5が形成されているが、イオン注入時にシリコン基板1表面に付着していたパーティクルなどの影響で酸素が注入されず、埋め込み酸化膜が形成されない部分、すなわちピンホール欠陥4を生成している。

【0017】この発明による評価方法は、図1Bに示すように、高温熱処理時の熱酸化膜5を除去する第1工程、図1Cに示すように、水酸化テトラメチルアンモニウム(TMAH)液などのエッティング液を用いた表面シリコン活性層3のエッティング及びシリコン基板1に埋め込まれた酸化膜2中のピンホール欠陥4のエッティングを行う第2工程、さらに当該ピンホール欠陥に起因してエッティングにて生成したエッチピットの有無及び密度、基板面内分布に関する評価を光学顕微鏡等により評価する

第3工程、とから構成されている。

【0018】まず、第1工程では、SIMOX基板表面に形成された熱酸化膜を除去する等方性エッティング方法としては、HF濃度5~10%の水溶液で数分間洗浄を行うことが好ましい。

【0019】次に、第2工程では、シリコンのエッティング液に、シリコンに対するエッティングレートが速くかつ酸化膜に対するエッティングレートの遅いエッティング液を用いる。すなわち、異方性エッティングが可能な公知のアルカリ溶液を用いることができる。しかし、例えば一般的に多用されているKOH液によるエッティングでは、シリコンに対するエッティングレートが速すぎて、せいぜい1000Å以下の厚みしかないSIMOX基板のシリコン活性層の評価ができない可能性があるが、TMAH液はKOH液よりも遅く、シリコンに対するエッティングレートが適度に速く、この発明の目的には最適である。

【0020】TMAH液を用いたエッティング方法としては、TMAH濃度2~15%の水溶液を50~80℃の温度に温めてエッティングを行うことが望ましい。また、エッティング時間は表面シリコン層の厚みと埋め込み酸化膜の厚みにより異なるが、数秒~数分の短い時間で、後の第3工程で行う光学顕微鏡等による評価で検出可能なエッチピットを形成することができる。

【0021】以下にTMAH液によるエッティング作用について説明する。図2Aにエッティング温度が70℃の時のTMAH液濃度違いによるシリコンのエッティング量を示す。図2Bにエッティング温度が70℃の時のTMAH液濃度違いによる酸化膜のエッティング量を示す。TMAH液によるエッティング作用は、TMAH濃度が5%のときにピークを持っており、最もエッティング量が大きいことがわかる。従って、TMAH水溶液濃度は2~15%の水溶液が望ましい。

【0022】また、TMAH濃度が5%の時のエッティング温度違いによるシリコンのエッティング量を図3Aに示す。TMAH濃度が5%の時のエッティング温度の違いによる酸化膜のエッティング量を図3Bに示す。エッティング温度に関しては温度が高くなる程、エッティング量も大きくなる傾向であるが、あまり温度が高くなると水の蒸発によりTMAH液の濃度が変わることでエッティングレートが遅くなる恐れがあるため、短い時間でエッティング処理を行うためには、50~80℃の温度範囲が最適と考えられる。

【0023】要するに、TMAH液によるエッティングの特徴としては、図2、図3に示すシリコンと酸化膜のエッティングレートのグラフから、酸化膜のエッティング量に対してシリコンのエッティング量が数千倍速いエッティング液を用いたエッティング方法であることが分かる。

【0024】図1に示すごとく、ピンホール欠陥4自体は、酸素がイオン注入されずに埋め込み酸化膜が形成されていないシリコン状態にあるものであり、TMAH液

を用いてエッチングを行うことで、表面シリコン活性層3と埋め込み酸化膜2が形成されていない領域がエッチングされ、エッチピット6となり、これをピンホール欠陥として観察することができる。

【0025】次に、第3工程として、ピンホール状に形成されたエッチピットを、光学顕微鏡等を用いて計測することで、SIMOXウェーハ基板全面のピンホール欠陥の発生状況を評価することができる。上記の評価手段以外には、AFM (Atomic Force Microscope)、SEM (Scanning Electron Microscope) などで評価できる。

#### 【0026】

##### 【実施例】実施例1

サンプルはCZ法で引き上げられた4インチシリコンp<100>ウェーハを用いた。初期酸素濃度は $13 \times 10^{17}$  atoms/cm<sup>3</sup>、比抵抗は $5 \Omega \cdot \text{cm}$ である。このサンプルにドーズ量 $2 \times 10^{17}$ /cm<sup>2</sup>の酸素イオンを注入エネルギー30keV、基板温度500°Cで注入し、その後、1300°C×6時間の極希釈O<sub>2</sub>/N<sub>2</sub>混合ガス雰囲気下で熱処理を行い、シリコン基板中に埋め込み酸化膜を形成し、SIMOX基板を得た。

【0027】イオン注入の際、基板表面に付着していたパーティクル等の影響で埋め込み酸化膜が形成されない領域（ピンホール欠陥）が発生したSIMOX基板を用いて、この発明によるピンホール欠陥を検知する欠陥評価法により、光学顕微鏡とAFMを用いて、ピンホール欠陥の有無を確認した。

【0028】まず、希釈酸化雰囲気下で熱処理を行っているため基板表面に数百Åの厚みの熱酸化膜が形成されており、HF濃度10%の水溶液で5分洗浄にて、その熱酸化膜を除去した。その後、TM AH液濃度5%の水溶液を70°Cまで温め、1分間エッチングを行いピンホール欠陥の評価サンプルを作成した。

【0029】図4Aに示すとく、800倍の光学顕微鏡により撮影した顕微鏡写真図にエッチピットが検出されており、その密度は $5.6 \times 10^5 / \text{cm}^2$ であった。

【0030】次に、光学顕微鏡で検出されたエッチピットがピンホール状の欠陥であることを確認するためにAFMを用いピット形状観察を行ったところ、図4Bに示すとく、ピンホール欠陥であることが確認された。AFM評価の場合は、ピンホールが直線的にあっても測定針の大きさの問題でピンホールの底まで入っていけないことからV字形状のように思えるが、実際は凹形状になっているものと推測できる。

【0031】従って、TM AH液を用いたこの発明による埋め込み酸化膜中のピンホール欠陥評価の有効性が確認された。

#### 【0032】実施例2

サンプルはCZ法で引き上げられた4インチシリコンp

<100>ウェーハを用いた。初期酸素濃度は $14 \times 10^{17}$  atoms/cm<sup>3</sup>、比抵抗は $10 \Omega \cdot \text{cm}$ である。このサンプルにドーズ量 $3 \times 10^{17} / \text{cm}^2$ の酸素イオンを注入エネルギー40keV、基板温度470°Cで注入し、その後、1300°C×6時間の極希釈O<sub>2</sub>/N<sub>2</sub>混合ガス雰囲気下で熱処理を行い、シリコン基板中に埋め込み酸化膜を形成し、SIMOX基板を得た。

【0033】まず、熱酸化膜を除去するためにHF濃度10%の水溶液で5分間洗浄を行った後、TM AH液濃度5%の水溶液を70°Cまで温め、1分間エッチングし、ピンホール欠陥評価サンプルを作成した。

【0034】評価は、800倍の光学顕微鏡により基板全面のピンホール密度を計測した。図5Aに示すとく、ウェーハのオリフラフを下にした状態でX軸、Y軸方向にスキャンを行い、ピンホール欠陥密度を計測したグラフを図5B示す。

【0035】X軸（白丸）方向では基板面内で欠陥密度に差がなかったのに対し、Y軸（黒丸）方向では基板の外周部で欠陥密度が少ないことが明らかになった。この発明によるTM AH液を用いたエッチングと光学顕微鏡にて行った埋め込み酸化膜中のピンホール欠陥評価は、基板全面の広範囲の情報を容易に得ることができた。

#### 【0036】

【発明の効果】この発明による欠陥評価方法は、イオン注入法によりシリコン基板内部に埋め込み酸化膜を形成する方法によって得られた半導体基板における埋め込み酸化膜中に存在するピンホール欠陥分布を、シリコンに対するエッチングレートが速いエッチング液を用いて、当該ピンホール欠陥に起因するエッチピットを生成させ、これを検出することにより、基板全面の広範囲を検出する、容易にかつ短時間で検出することが可能であり、高品質半導体基板開発のための評価手段として極めて有効である。

##### 【図面の簡単な説明】

【図1】AはSIMOX基板を示す断面説明図であり、B、Cは欠陥評価工程を示す断面説明図である。

【図2】AはTM AH液の濃度とシリコンのエッチング量との関係を示すグラフであり、BはTM AH液の濃度と酸化膜のエッチング量との関係を示すグラフである。

【図3】AはTM AH液のエッチング温度とシリコンのエッチング量との関係を示すグラフであり、BはTM AH液のエッチング温度と酸化膜のエッチング量との関係を示すグラフである。

【図4】Aは実施例1におけるピンホール欠陥検出を示す光学顕微鏡の写真をトレースした図であり、BはAFMの写真をトレースした図である。

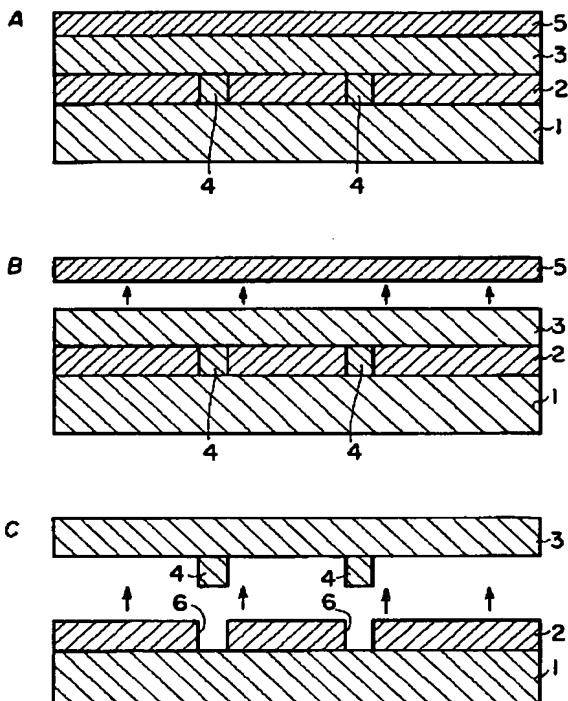
【図5】Aは実施例2におけるウェーハのスキャン方向を示すウェーハの上面説明図であり、Bはピンホール欠陥密度評価の結果を表す、エッジからの距離とエッチピ

ット密度との関係を示すグラフである。

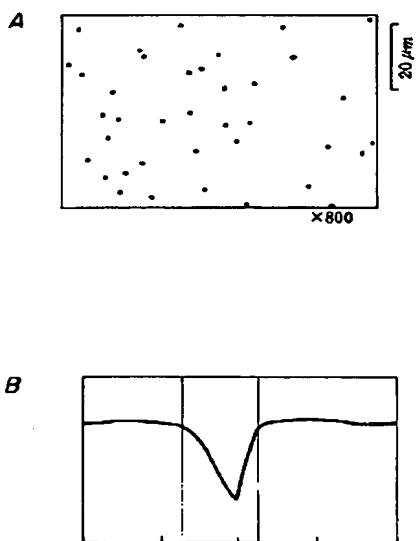
【符号の説明】

1 シリコン基板  
2 埋め込み酸化膜  
3 表面シリコン活性層  
4 ピンホール欠陥  
5 熱酸化膜  
6 エッチピット

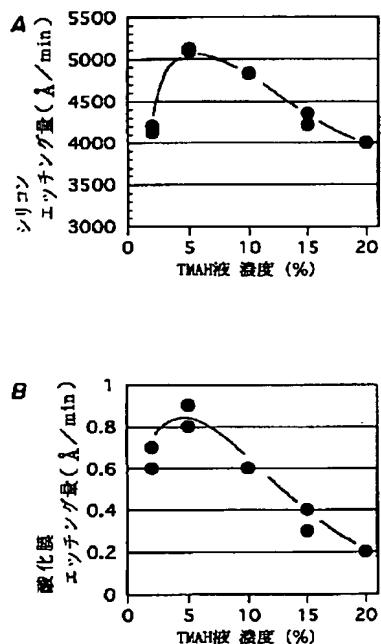
【図1】



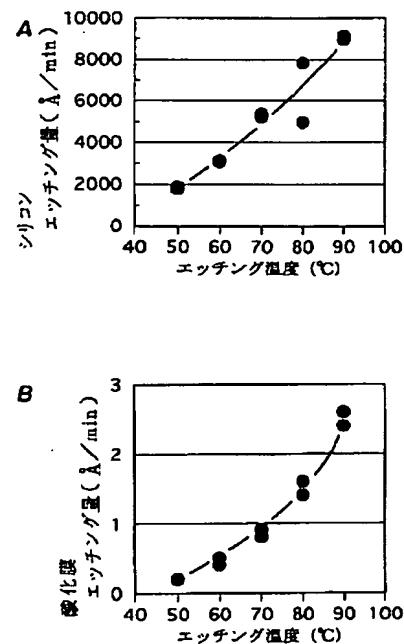
【図4】



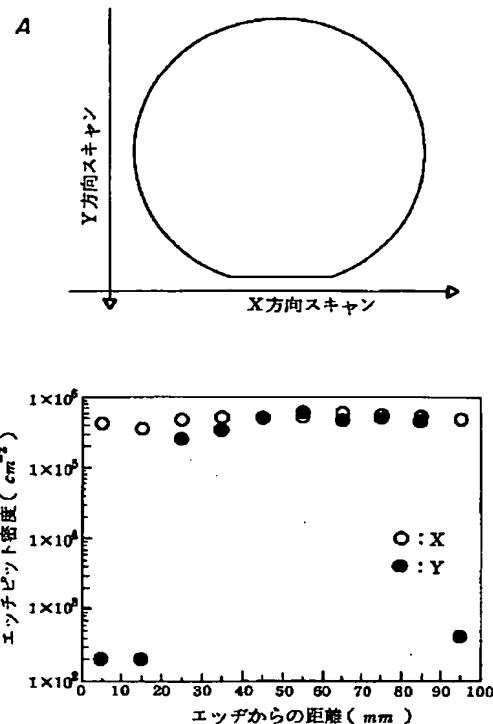
【図2】



【図3】



【図5】



フロントページの続き

(72)発明者 奥村 信夫

大阪府大阪市中央区北浜4丁目5番33号  
住友金属工業株式会社内Fターム(参考) 2C051 AA51 AB04 CA11 CB01 CB05  
DA07  
4M106 AA07 AA13 AB16 AB17 BA12  
CA45 CB20  
5F032 AA03 AA28 DA43